

# BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

## COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 13 MAI 2003

Pour le Directeur général de l'Institut  
national de la propriété industrielle  
Le Chef du Département des brevets

DOCUMENT DE PRIORITÉ

PRÉSENTÉ OU TRANSMIS  
CONFORMÉMENT À LA  
RÈGLE 17.1.a) OU b)

Martine PLANCHE

BEST AVAILABLE COPY

INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

SIEGE  
26 bis, rue de Saint Petersburg  
75800 PARIS cedex 08  
Téléphone : 33 (0)1 53 04 53 04  
Télécopie : 33 (0)1 53 04 45 23  
www.inpi.fr

INSTITUT NATIONAL DE LA PROPRIÉTÉ INDUSTRIELLE

COEC DAD 1 & 1 01 N° 91-444 DU 10 AVRIL 1951



26 bis, rue de Saint Pétersbourg  
75800 Paris Cedex 08  
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

**BREVET D'INVENTION**  
**CERTIFICAT D'UTILITÉ**  
Code de la propriété intellectuelle - Livre VI



**REQUÊTE EN DÉLIVRANCE 1/2**

Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 260899

<b>REMISE DES PAGES</b> <b>DATE</b> 07 MAI 2002 <b>LIEU</b> 69 INPI LYON <b>N° D'ENREGISTREMENT</b> 0205731 <b>NATIONAL ATTRIBUÉ PAR L'INPI</b> <b>DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI</b> 07 MAI 2002		<b>NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE</b> Cabinet Beau de Loménie 51, Avenue Jean Jaurès B.P. 7073 69301 LYON CEDEX 07	
<b>Vos références pour ce dossier (facultatif)</b> 1H708400-BFR-00025-JMT/MF			
<b>Confirmation d'un dépôt par télécopie</b> <input type="checkbox"/> <b>N° attribué par l'INPI à la télécopie</b>			
<b>2 NATURE DE LA DEMANDE</b>		<b>Cochez l'une des 4 cases suivantes</b>	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale		N° _____ Date ____/____/____	
ou demande de certificat d'utilité initiale		N° _____ Date ____/____/____	
Transformation d'une demande de brevet européen		<input type="checkbox"/> N° _____ Date ____/____/____	
<b>3 TITRE DE L'INVENTION (200 caractères ou espaces maximum)</b>			
Procédé pour modifier les propriétés d'une couche mince et substrat faisant application du procédé			
<b>4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE</b>		Pays ou organisation _____ N° _____ Date ____/____/____ Pays ou organisation _____ N° _____ Date ____/____/____ Pays ou organisation _____ N° _____ Date ____/____/____ <input type="checkbox"/> <b>S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»</b>	
<b>5 DEMANDEUR</b>		<input type="checkbox"/> <b>S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»</b>	
Nom ou dénomination sociale		UNIVERSITE CLAUDE BERNARD LYON I	
Prénoms			
Forme juridique			
N° SIREN		. . . . .	
Code APE-NAF		. . . . .	
Adresse		43, Boulevard du 11 Novembre 1918	
Rue			
Code postal et ville		69622 VILLEURBANNE CEDEX	
Pays		FRANCE	
Nationalité		FRANCAISE	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

<b>REMISE DES PÉCUNIAIRES</b> <b>DATE</b> 03 MAI 2002 <b>LIEU</b> 69 INPI LYON <b>N° D'ENREGISTREMENT</b> 0205731 <b>NATIONAL ATTRIBUÉ PAR L'INPI</b>		<b>Réserve à l'INPI</b>	
<b>Vos références pour ce dossier :</b> <i>(facultatif)</i>		1H708400-BFR-00025-JMT/MF	
<b>6 MANDATAIRE</b>			
Nom		THIBAUT	
Prénom		Jean-Marc	
Cabinet ou Société		Cabinet Beau de Loménie	
N° de pouvoir permanent et/ou de lien contractuel			
Adresse	Rue	51, Avenue Jean Jaurès B.P. 7073	
	Code postal et ville	69301	LYON CEDEX 07
N° de téléphone <i>(facultatif)</i>		04 72 76 85 30	
N° de télécopie <i>(facultatif)</i>		04 78 69 86 82	
Adresse électronique <i>(facultatif)</i>		contact@cabinetbeaudeloménie.fr	
<b>7 INVENTEUR (S)</b>			
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée	
<b>8 RAPPORT DE RECHERCHE</b>		Uniquement pour une demande de brevet (y compris division et transformation)	
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> <input type="checkbox"/>	
Paiement échelonné de la redevance		<b>Paiement en trois versements, uniquement pour les personnes physiques</b> <input type="checkbox"/> Oui <input type="checkbox"/> Non	
<b>9 RÉDUCTION DU TAUX DES REDEVANCES</b>		<b>Uniquement pour les personnes physiques</b> <input type="checkbox"/> Requête pour la première fois pour cette invention <i>(joindre un avis de non-imposition)</i> <input type="checkbox"/> Requête antérieurement à ce dépôt <i>(joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :</i>	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
<b>10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE</b> (Nom et qualité du signataire) THIBAUT Jean-Marc CPI 94-0312		<b>VISA DE LA PRÉFECTURE OU DE L'INPI</b> F FEUILLET	

La présente invention concerne le domaine de la réalisation de substrats comprenant au moins une couche mince déposée en surface d'un support, de tels substrats étant utilisés dans les domaines de la micro-,nano-électronique ou de la micro-,nano-technologie au sens général.

5 La présente invention trouve des applications particulièrement avantageuses dans le domaine des matériaux ayant des fonctions électroniques, optoélectroniques, supra-conductrices ou piézoélectriques par exemple.

Les applications électroniques et optoélectroniques peuvent nécessiter l'utilisation de matériaux semi-conducteurs ternaires ou quaternaires. Cependant, le  
10 nombre de ces matériaux ternaires et quaternaires à haute qualité structurale qu'il est possible d'obtenir par une croissance épitaxiale est limité car il est rarement possible de trouver un substrat dont le réseau cristallin est adapté à celui de la couche semi-conductrice à faire croître. Par conséquent, l'hétéroépitaxie effectuée en désaccord de maille provoque la formation d'une quantité importante de défauts  
15 structuraux au-delà d'une épaisseur critique, ce qui entraîne irréversiblement par la suite, des modifications indésirables des propriétés physiques attendues des couches épitaxiées.

Pour s'affranchir de ces inconvénients, il est connu des techniques de croissance incluant la réalisation de couches tampons dont l'objectif est de permettre  
20 d'absorber les contraintes induites par la différence des paramètres de maille entre le substrat et la couche mince épitaxiée.

Une première famille de techniques vise à utiliser des substrats compliant consistant à réaliser une épitaxie en désaccord de maille sur une fine membrane. L'énergie de contrainte est alors censée être relaxée de manière élastique ou  
25 plastique par la membrane.

Différentes études sur le substrat compliant ont été menées. Il peut être cité à titre d'exemple, l'article S.I. Romanov et al., Appl. Phys. Lett. 75, (1999) p. 4118 décrivant une technique de croissance sur une membrane libre visant à déposer sur un substrat deux couches, à savoir une première qui est dite sacrificielle et ensuite la  
30 membrane fine sur laquelle est réalisée l'épitaxie. La couche sacrificielle est une couche dont la vitesse d'attaque chimique pour une solution est grande devant celle de la membrane. Une étape de lithographie est réalisée pour laisser subsister

uniquement un disque de la membrane à la surface de l'échantillon qui est ensuite plongé dans la solution d'attaque chimique. La couche sacrificielle est gravée, y compris sous le disque par sous gravure. L'attaque chimique est stoppée lorsqu'il ne

reste qu'un pilier pour porter le disque de la membrane sur lequel est réalisée la  
5 croissance d'une couche épitaxiée. La membrane est alors susceptible de se déformer pour limiter les déformations de la couche épitaxiée. Cette méthode présente l'avantage que la couche contrainte épitaxiée est relativement bien relaxée de manière élastique. Cependant, cette méthode présente de nombreux inconvénients comme la fragilité de la structure, la non planarité des surfaces, la difficulté du  
10 procédé de réalisation et la faible taille des zones obtenues.

Il peut être cité également une méthode dite de fusion désalignée ou « twist bonding » décrite notamment par l'article Y.H. Lo, Appl. Phys. Lett. 59, (1991) p. 2311 visant à reporter une membrane contrainte ou non, sur un substrat hôte en s'assurant de la réalisation d'une rotation entre les directions cristallographiques de  
15 la membrane et celle du substrat. Il est ainsi créé un réseau de dislocations à l'interface entre la membrane et le substrat. Il est alors réalisé une croissance d'une couche contrainte sur la membrane. Sous l'effet de l'énergie de contrainte, les dislocations sont censées changer d'orientation pour prendre un caractère coin et minimiser de cette façon cette énergie. L'avantage de cette technique porte sur le  
20 report de la membrane sur la totalité du substrat. Cependant, il n'existe aucune garantie de la relaxation ainsi réalisée et des doutes subsistent sur l'homogénéité de la relaxation obtenue.

Il peut aussi être cité à titre d'exemple la technique d'adhésion moléculaire ou « wafer bonding » décrit notamment par l'article D. M. Hansen et al., J. Cryst.  
25 Growth. 195, (1998) p. 144, visant à reporter une membrane par adhésion moléculaire sur un substrat oxydé en surface. La croissance de la couche contrainte est ensuite réalisée sur la membrane. Les atomes de la membrane présents à l'interface peuvent effectuer des petits déplacements pour relaxer la couche contrainte. L'avantage principal de cette technique est la grande taille des surfaces  
30 obtenues. Toutefois, même si un effet de compliance est observé, la relaxation n'est pas totale. Les épaisseurs critiques des couches déposées sont augmentées mais il

n'est pas encore possible de réaliser des couches épaisses exemptes de défauts structuraux.

Dans l'état de la technique, l'autre famille de solutions connues concerne la technique paramorphique consistant à faire l'épitaxie d'une membrane contrainte puis de la faire relaxer élastiquement pour faire ensuite une épitaxie en accord de maille. Cette technique vise à déposer sur un substrat successivement une couche sacrificielle et une membrane contrainte par épitaxie. Une étape de lithographie permet ensuite de graver sélectivement la membrane afin d'obtenir des disques. Une gravure chimique humide est réalisée pour graver totalement la couche sacrificielle y compris sous les disques par sous gravure. La membrane contrainte se relaxe alors de manière élastique dans la mesure où elle n'est plus maintenue. Cette membrane contrainte se dépose ensuite sur le substrat. Le principal avantage de cette technique vient de la reprise de croissance en accord de maille. Cependant, les disques obtenus sont limités en taille (quelques centaines de microns) et les désaccords des paramètres initiaux de la membrane sont faibles (1% environ).

L'analyse des différentes techniques connues à ce jour conduit à constater qu'elles ne donnent pas satisfaction en pratique. Il apparaît donc le besoin de pouvoir disposer d'une technique permettant d'effectuer la croissance épitaxiale d'une couche quelconque en accord de maille avec son substrat.

La déposante a exprimé le besoin de pouvoir disposer d'une technique permettant de modifier les paramètres de maille d'un substrat afin de permettre une épitaxie en accord de maille d'alliages ayant au moins deux éléments chimiques constitutifs. Pour satisfaire ce besoin, la déposante propose une technique permettant de modifier le paramètre de maille d'une couche mince contrainte ou non, réalisée directement ou indirectement sur un support formant ensemble un substrat. D'une manière plus générale, cette technique permet non seulement de modifier le paramètre de maille mais diverses autres propriétés d'une couche mince déposée en surface d'un support formant un substrat pouvant être utilisé dans le domaine de la micro-, nano-électronique ou de la micro-, nano-technologie.

L'objet de l'invention concerne un procédé pour modifier les propriétés d'une couche mince. Le procédé selon l'invention consiste :

- à réaliser sur un support nanostructuré à surface spécifique élevée, au moins une couche mince,
- et à traiter le support nanostructuré pour générer des contraintes internes dans

le support entraînant sa déformation au moins dans le plan de la couche mince de  
 5 manière à assurer une déformation correspondante de la couche mince pour en modifier ses propriétés.

Un autre objet de l'invention vise à proposer un substrat pour la micro-,nano-  
 électronique ou la micro-,nano-technologie, formé par un support nanostructuré à  
 surface spécifique élevée et déformé à la suite d'un traitement et sur la surface  
 10 duquel est réalisé au moins une couche mince déformée en correspondance du support.

Diverses autres caractéristiques ressortent de la description faite ci-dessous en  
 référence aux dessins annexés qui montrent, à titre d'exemples non limitatifs, des  
 formes de réalisation de l'objet de l'invention.

15 La **fig. 1** illustre un substrat sur lequel est appliqué le procédé conforme à l'invention.

Les **fig. 2a à 2d** illustrent les différentes phases d'un premier exemple de  
 réalisation d'un substrat comprenant une couche mince adaptée à la croissance  
 épitaxiale.

20 Les **fig. 3, 3a, 4a, 5a** illustrent les différentes phases d'une première variante de réalisation d'un substrat mettant en œuvre le procédé conforme à l'invention.

Les **fig. 3b et 4b** illustrent les différentes phases d'une deuxième variante de  
 réalisation d'un substrat mettant en œuvre le procédé conforme à l'invention.

25 Les **fig. 6a, 6b, 6c** illustrent les différentes phases caractéristiques du procédé conforme à l'invention mis en œuvre pour un matériau piézoélectrique.

Tel que cela ressort de la **fig. 1**, l'objet de l'invention concerne un procédé  
 pour modifier les propriétés d'une couche mince **1** réalisée à la surface plane d'un  
 support **2** formant ensemble, un substrat **3** destiné à être utilisé dans les domaines de  
 la micro-,nano-électronique ou de la micro-,nano-technologie.

30 Le procédé selon l'invention consiste à prendre un support nanostructuré **2**  
 présentant une surface spécifique élevée, c'est-à-dire un support qui contient au  
 moins une couche constituée de nanocristallites et/ou de nanoparticules de diverses

formes géométriques interconnectées entre elles et dont au moins une dimension est inférieure ou égale à 1 000 nm et dont la somme des surfaces de chaque nanoristallite et/ou nanoparticule soit plus grande que la surface planaire occupée par ladite couche. Divers matériaux nanostructurés peuvent être utilisés pour constituer le support nanostructuré 2 selon l'invention à savoir par exemple :

- les nanostructures à surface spécifique élevée à base de métaux ou semi-métaux,
- les semi-conducteurs nanostructurés à surface spécifique élevée tels que par exemple le silicium poreux ou d'autres semi-conducteurs nanostructurés de type IV, IV-IV, III-V, II-VI, etc.,
- ou les matériaux diélectriques nanostructurés à surface spécifique élevée à base de  $TiO_2$  (anatase, rutile),  $Al_2O_3$ ,  $ZnO$ , etc.

Le procédé selon l'invention vise à former ou à réaliser sur la surface planaire du support nanostructuré 2 au moins une couche mince 1 dite de contrainte. Cette couche mince de contrainte 1 est soit rapportée directement ou indirectement sur le support nanostructuré 2 à l'aide par exemple d'un collage utilisant des moyens d'adhésion moléculaire, soit déposée par une méthode quelconque, soit réalisée à partir du support nanostructuré 2.

La couche mince se trouve réalisée en un matériau dépendant de l'application envisagée pour le substrat 3 tel que, par exemple, un métal, un diélectrique, un semi-conducteur ou un polymère de tous types.

Le procédé selon l'invention vise ensuite à traiter le support nanostructuré 2 pour générer des contraintes internes dans le support entraînant sa déformation au moins dans le plan de la couche mince 1 afin d'en modifier ses propriétés. Le support nanostructuré 2 est traité de manière à changer son volume, c'est-à-dire à le dilater ou à le contracter de manière que la couche mince 1 subisse à l'interface entre le support nanostructuré 2 et la couche mince 1, la même déformation que le support nanostructuré 2. La couche mince 1 se retrouve alors en tension ou en compression.

Il doit être compris que les contraintes internes engendrées dans le support nanostructuré 2 par le traitement se relaxent ensuite, partiellement ou complètement, par la déformation des nanocristallites et/ou nanoparticules à l'échelle nanométrique entraînant la déformation macroscopique du support nanostructuré 2.



Les moyens utilisables pour générer ces contraintes internes sont multiples et peuvent être utilisés soit séparément soit conjointement. L'un de ces moyens consiste à modifier la physico-chimie des nanocristallites et/ou nanoparticules. A titre d'exemple, une modification de la chimie des nanocristallites entraîne des variations

5 des distances interatomiques moyennes des atomes formant les nanocristallites. Ces modifications de nature chimique se traduisent par des contraintes internes apparaissant à l'échelle nanométrique qui se relaxent par une déformation des nanocristallites tout en entraînant une déformation macroscopique du support nanostructuré. Un autre moyen consiste à combler le vide présent entre les  
10 nanocristallites par insertion de matière (par exemple lors d'un dépôt en phase vapeur). Cet ajout de matière comprime les nanocristallites qui se déforment. L'un des avantages de cette technique est de permettre de modifier le coefficient de dilatation thermique global du support en choisissant la nature des dépôts réalisés entre les nanocristallites de manière à faire correspondre ce coefficient à celui de la  
15 couche épitaxiée. L'opération de traitement du support nanostructuré 2 qui vise à assurer sa déformation est réalisée par tout moyen approprié tel que chimique par exemple.

Le procédé selon l'invention permet donc de faire varier le volume du support nanostructuré 2, par un effet de dilatation ou de contraction, afin d'assurer la  
20 déformation correspondante, à savoir une dilatation ou une contraction de la couche mince 1 à l'interface avec le support. Un tel procédé permet de modifier les propriétés de la couche mince 1, telles que physiques (variation du paramètre de maille, épaisseur, ...), électriques (levée de la dégénérescence de la bande de valence dans les semi-conducteurs, apparition de charges pour les couches piézoélectriques,  
25 changement de constante diélectrique, modification des propriétés de transport électrique...), ou optiques (modification de l'énergie d'absorption des photons, d'indice de réfraction, ...).

Le procédé selon l'invention permet d'obtenir un substrat 3 ne présentant pas de limite de taille, tout en étant compatible avec les nano ou micro-technologies de  
30 fabrication collective de composants. Cette solution présente également l'avantage d'un coût réduit de réalisation.

Les fig. 2a à 2d illustrent une première variante de réalisation d'un substrat 3 obtenu par le procédé selon l'invention et destiné à permettre la croissance d'une couche épitaxiale en accord de maille parfait ou quasi-parfait.

La fig. 2a illustre un support 2 nanostructuré partiellement par un procédé permettant la porosification nanométrique de sa structure cristalline ou par un procédé permettant la croissance d'une couche nanostructurée sur sa surface. Le support 2 nanostructuré partiellement comporte une couche non nanostructurée  $2_1$  et une couche nanostructurée  $2_2$ . Bien entendu, la couche  $2_1$  peut être constituée d'une série de couches de nature chimique différentes. Cette couche  $2_1$  peut être de nature chimique différente ou non de la couche  $2_2$ . Cette couche  $2_1$  peut être contrainte par rapport à la couche  $2_2$  avant l'opération de déformation. De même, il est à noter que l'objet de l'invention peut être mis en œuvre avec un support 2 nanostructuré complètement.

Dans l'exemple illustré, le support nanostructuré 2 comprend une couche  $2_1$  de silicium monocristallin et une couche  $2_2$  de silicium poreux nanostructuré. Tel que cela ressort plus précisément de la fig. 2b, une couche mince 1 est réalisée sur le support à savoir sur la couche de silicium poreux nanostructuré  $2_2$ . Cette couche mince 1 est par exemple constituée par du phosphore d'indium (InP) et se trouve réalisée par épitaxie par jets moléculaires ou autres.

Tel que cela ressort plus précisément de la fig. 2c, le support 2 est soumis à un traitement par exemple chimique tel que oxydation, hydrogénation ou autre permettant de modifier fortement l'état de contrainte dans le support nanostructuré 2, ce qui provoque la dilatation ou la contraction de sa nanostructure. Cette dilatation ou contraction du support nanostructuré 2 entraîne une dilatation ou contraction correspondante de la couche mince 1 à l'interface avec le support nanostructuré 2. La contraction ou la dilatation du support nanostructuré 2 permet respectivement de diminuer ou d'augmenter le paramètre de maille de la couche mince 1 dans le plan de l'interface.

Le procédé selon l'invention consiste ensuite à procéder à une épitaxie 4 par exemple en parfait accord de maille sur la surface libre de la couche mince déformée 1. Par exemple, il peut être procédé à une épitaxie d'une couche de InGaAs sur une couche mince de InP déformée.

Les fig. 3, 3b et 4b illustrent un autre exemple de réalisation d'un substrat mettant en œuvre le procédé selon l'invention et visant à éliminer l'étape d'assemblage du support nanostructuré avec la couche mince. Tel que cela apparaît plus précisément à la fig. 3, le support 2 est nanostructuré partiellement par un

5 procédé permettant la porosification nanométrique d'une partie de sa structure cristalline ou par un procédé permettant la croissance d'une couche nanostructurée. Le support 2 comporte une couche  $2_1$  non nanostructurée et une couche  $2_2$  nanostructurée. Cette couche  $2_1$  peut être contrainte par rapport à la couche  $2_2$  avant l'opération de déformation. De plus, les couches  $2_1$  et  $2_2$  peuvent être de nature  
10 chimique différente ou non. Par exemple, le support 2 comporte une couche  $2_1$  de silicium-germanium ( $\text{Si}_x\text{Ge}_{1-x}$ ) monocristallin et une couche  $2_2$  de silicium nanostructuré. La couche  $2_1$  de  $\text{Si}_x\text{Ge}_{1-x}$  monocristallin est contrôlée en épaisseur afin de constituer la couche mince 1. Tel que cela ressort plus précisément de la fig. 3b, un tel support nanostructuré est traité pour assurer sa déformation, de manière à  
15 assurer une déformation correspondante de la couche mince 1 de  $\text{Si}_x\text{Ge}_{1-x}$  monocristallin. Comme expliqué ci-dessus, cette opération de déformation permet de faire varier le paramètre de maille de la couche mince 1 de  $\text{Si}_x\text{Ge}_{1-x}$  monocristallin dans le plan de l'interface autorisant comme illustré à la fig. 4b, une opération d'épitaxie 4 d'un matériau cristallin tel que GaAs en accord de maille.

20 Les fig. 3a à 5a illustrent une autre variante de réalisation de mise en œuvre du procédé selon l'invention à partir d'un support nanostructuré 2 décrit à la fig. 3 visant également à réaliser la couche mince 1 par dessus au moins une couche intermédiaire en silicium monocristallin  $2_1$  du support nanostructuré 2. Les critères de choix de l'épaisseur de cette couche intermédiaire  $2_1$  sont les mêmes que pour la  
25 couche mince 1. Sur cette couche intermédiaire  $2_1$  de silicium monocristallin, il est prévu de former une couche mince 1, par exemple en phosphore d'indium. Conformément à la fig. 4a, un tel support 2 est traité pour assurer sa déformation permettant de modifier le paramètre de maille de la couche mince 1 de phosphore d'indium. Bien entendu, le paramètre de maille de la couche  $2_1$  de silicium  
30 monocristallin a également changé. Comme cela apparaît plus précisément à la fig. 5a, il peut être procédé à une épitaxie 4 d'un matériau cristallin tel qu'une couche InGaAs sur la couche mince 1 de phosphore d'indium. Cette variante peut

être utilisée si la réalisation de la couche mince 1 est plus facile à réaliser sur la couche de silicium monocristallin  $2_1$  que sur la couche de silicium poreux nanostructuré  $2_2$ . De manière générale, il est évident que dans le cas où le support nanostructuré 2 est partiellement nanostructuré, la couche  $2_2$  représente la partie nanostructurée du support et la couche  $2_1$ , la partie non nanostructurée.

Tel que cela ressort de la description qui précède, la couche mince 1 est choisie de manière à posséder, après traitement du support nanostructuré 2, un paramètre de maille correspondant au paramètre de maille du matériau cristallin destiné à être formé par croissance épitaxiale sur ladite couche mince 1. Il est à noter que la couche mince 1 peut être formée ou réalisée sur le substrat nanostructuré 2 sous une forme précontrainte ou non. De plus, la couche mince 1 est formée ou réalisée sur un support 2 non encore ou déjà nanostructuré.

La couche mince 1 présente une épaisseur qui est déterminée en fonction de deux critères :

- la couche mince 1 doit être d'épaisseur suffisamment faible devant le support nanostructuré 2 pour éviter, après la déformation, une courbure trop importante du substrat (support nanostructuré et couche mince),
- la couche mince doit être d'épaisseur suffisamment faible pour que la déformation n'engendre pas de défauts structuraux et reste donc de nature élastique.

D'une manière générale, la nature de la couche mince sera choisie par rapport aux propriétés physiques modifiées attendues après déformation. Dans le cas particulier d'une hétéroépitaxie, le matériau constituant la couche mince 1 sera choisi en fonction du matériau qui doit être épitaxié par dessus de façon que leurs paramètres de maille soit le plus proche possible l'un de l'autre. Par exemple, sur la couche mince 1, il peut être effectué le dépôt de polymères ou la croissance épitaxiale d'un matériau cristallin choisi parmi les matériaux :

- Semiconducteurs tels que :
  - Famille IV-IV : SiC,  $\text{Si}_x\text{Ge}_{1-x}$ , Ge,

- Famille III-V :  $\text{Ga}_x\text{Al}_{1-x}\text{As}$ ,  $\text{Ga}_x\text{In}_{1-x}\text{As}$ ,  $\text{Al}_x\text{In}_{1-x}\text{As}$ ,  $\text{Ga}_x\text{In}_{1-x}\text{As}_y\text{P}_{1-y}$ ,  
 $\text{Ga}_x\text{Al}_{1-x}\text{P}$ ,  $\text{Ga}_x\text{Al}_{1-x}\text{N}$ ,  $\text{Ga}_x\text{In}_{1-x}\text{N}$ ,  $\text{Ga}_x\text{In}_{1-x}\text{Sb}$ ,  $\text{Ga}_x\text{Al}_{1-x}\text{Sb}$ ,  $(\text{Ga}_x\text{In}_{1-x})_{1-y}\text{Tl}_y\text{As}$ ,  
 $(\text{Ga}_x\text{In}_{1-x})_{1-y}\text{Tl}_y\text{P}$ ,

- Famille II-VI :  $\text{Zn}_x\text{Cd}_{1-x}\text{Te}_y\text{Se}_{1-y}$ ,  $\text{Cd}_x\text{Hg}_{1-x}\text{Te}$

5           ◦ Supra conducteurs tels que  $\text{YBaCuO}$ .

Tel que cela ressort de la description qui précède, l'objet de l'invention concerne un procédé permettant de modifier les propriétés d'une couche mince 1 préalablement réalisée sur un support nanostructuré 2 en le déformant pour entraîner une déformation correspondante de la couche mince.

10           Ce procédé permet d'obtenir un substrat comprenant un support nanostructuré 2 déformé à la suite d'un traitement et sur la surface duquel est réalisé au moins une couche mince 1 déformée en correspondance du support. Un tel substrat est destiné à comporter une couche mince d'un matériau quelconque formant la couche mince 1. Une application de ce substrat est la réalisation de composants électroniques  
 15 susceptibles de profiter des propriétés modifiées apportées par la déformation de la couche mince 1. Une autre application possible d'un tel substrat est de constituer un élément optoélectronique en utilisant la possibilité de modifier les propriétés optiques de la couche mince obtenues par la déformation de sa structure.

Les fig. 6a à 6c illustrent un autre exemple d'application du procédé selon  
 20 l'invention permettant d'utiliser les propriétés piézoélectriques d'une couche mince.

Selon cet exemple d'application, le procédé consiste à réaliser sur un support nanostructuré 2 au moins une couche mince 1 réalisée en un matériau possédant des propriétés piézoélectriques. Il est ensuite réalisé sur cette couche mince 1, une opération de lithographie pour faire laisser subsister des zones piézoélectriques z tel  
 25 que cela apparaît plus précisément à la fig. 6b. Il est à noter qu'il peut être réalisé différents types d'opérations de lithographie tels que optique, électronique ou aux rayons X.

Le traitement d'un tel support nanostructuré 2 pour assurer sa déformation tel que décrit précédemment conduit à une déformation correspondante de la couche  
 30 mince 1 permettant de faire apparaître des charges électriques au niveau de la couche mince et notamment au niveau des zones piézoélectriques 3 tel que cela apparaît clairement à la fig. 6c. Il est à noter que l'opération de lithographie peut être réalisée

après l'opération de traitement du support nanostructuré poreux 2 entraînant sa déformation.

Le procédé selon l'invention permet aussi d'obtenir un substrat pour la micro-,nano-technologie. Ainsi, dans le cas où la couche mince 1 formée sur le support nanostructuré est réalisée en un matériau piézoélectrique, il peut être obtenu  
5 des éléments de forme contrôlée utilisant des propriétés piézoélectriques.

L'invention n'est pas limitée aux exemples décrits et représentés car diverses modifications peuvent y être apportées sans sortir de son cadre.

## REVENDICATIONS

1 - Procédé pour modifier les propriétés d'une couche mince (1) réalisée en surface d'un support (2) formant un substrat (3) utilisé dans le domaine de la micro-,nano-électronique ou de la micro-,nano-technologie, caractérisé en ce qu'il

5 consiste :

- à réaliser sur un support nanostructuré à surface spécifique élevée (2), au moins une couche mince (1),
  - et à traiter le support nanostructuré à surface spécifique élevée (2) pour générer des contraintes internes dans le support entraînant sa déformation au moins
- 10 dans le plan de la couche mince de manière à assurer une déformation correspondante de la couche mince pour en modifier ses propriétés.

2 - Procédé selon la revendication 1, caractérisé en ce qu'il consiste à traiter le support nanostructuré à surface spécifique élevée (2) par voie chimique pour assurer une déformation correspondant à une dilatation ou à une contraction de sa

15 nanostructure.

3 - Procédé selon la revendication 1, caractérisé en ce qu'il consiste à choisir un support nanostructuré à surface spécifique élevée (2) parmi diverses nanostructures à base de métaux, de semi-conducteurs ou de matériaux diélectriques.

4 - Procédé selon la revendication 1 ou 2, caractérisé en ce qu'il consiste après le

20 traitement du support nanostructuré à surface spécifique élevée (2), à effectuer sur la couche mince (1), la croissance épitaxiale d'un matériau cristallin.

5 - Procédé selon la revendication 4, caractérisé en ce qu'il consiste à choisir une couche mince (1) apte à posséder après traitement du support nanostructuré à surface spécifique élevée (2), un paramètre de maille correspondant au paramètre de maille

25 du matériau cristallin destiné à être formé par croissance épitaxiale sur ladite couche mince (1).

6 - Procédé selon la revendication 5, caractérisé en ce qu'il consiste à réaliser sur le support nanostructuré à surface spécifique élevée (2), une couche mince (1) précontrainte ou non.

7 - Procédé selon la revendication 1, caractérisé en ce qu'il consiste à former sur

30 le support nanostructuré à surface spécifique élevée (2), au moins une couche

intermédiaire (2<sub>1</sub>) entre la couche mince (1) et le support nanostructuré à surface spécifique élevée (2).

8 - Procédé selon les revendications 4, 5 et 7, caractérisé en ce qu'il consiste à effectuer sur la couche mince (1), la croissance épitaxiale d'un matériau cristallin  
5 choisi parmi les matériaux semi-conducteurs ou supra-conducteurs.

9 - Procédé selon l'une des revendications 1 à 3, caractérisé en ce qu'il consiste à réaliser sur le support nanostructuré à surface spécifique élevée (2) une couche mince (1) réalisée en un matériau possédant des propriétés piézoélectriques.

10 - Procédé selon la revendication 9, caractérisé en ce qu'il consiste à réaliser sur la couche mince (1) une opération de lithographie pour faire apparaître des zones piézoélectriques (z).

11 - Procédé selon la revendication 9 ou 10, caractérisé en ce qu'il consiste à déformer le support nanostructuré à surface spécifique élevée (2) de manière qu'apparaisse des charges électriques au niveau de la couche mince.

15 12 - Substrat pour la micro-,nano-électronique ou pour la micro-,nano-technologie, caractérisé en ce qu'il est formé par un support nanostructuré à surface spécifique élevée (2) et déformé à la suite d'un traitement et sur la surface duquel est réalisé au moins une couche mince (1) déformée en correspondance du support.

20 13 - Substrat selon la revendication 12, caractérisé en ce qu'il comporte une couche épitaxiale (4) d'un matériau cristallin semi-conducteur ou supra-conducteur, formée sur la couche mince (1).

14 - Substrat selon la revendication 12, caractérisé en ce que la couche mince (1) est réalisée en un matériau piézoélectrique.

25 15 - Application du substrat selon la revendication 12 à la réalisation d'un élément optoélectronique.

16 - Application du substrat selon la revendication 12 à la réalisation d'un composant électronique.



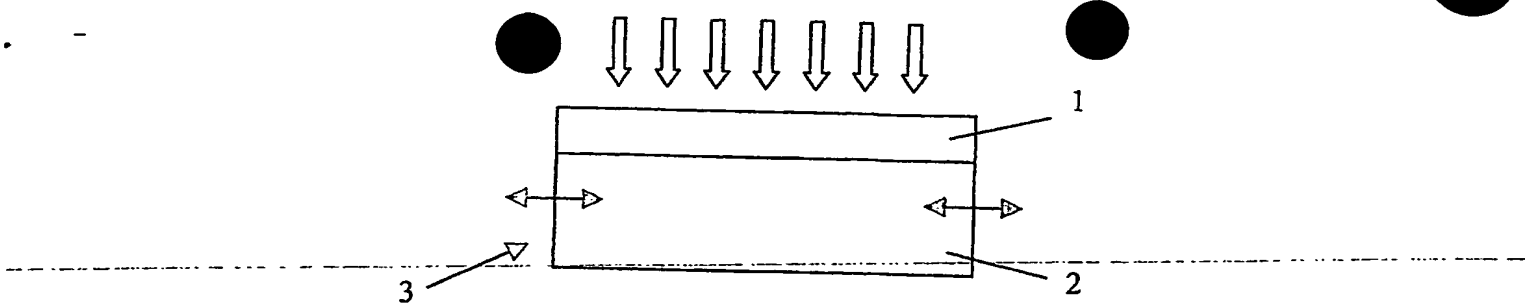


Fig 1

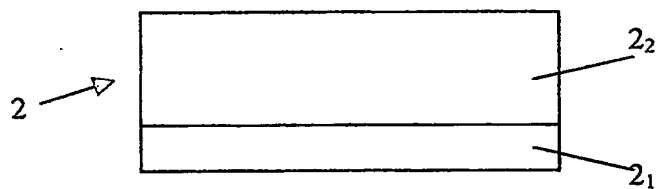


Figure 2a

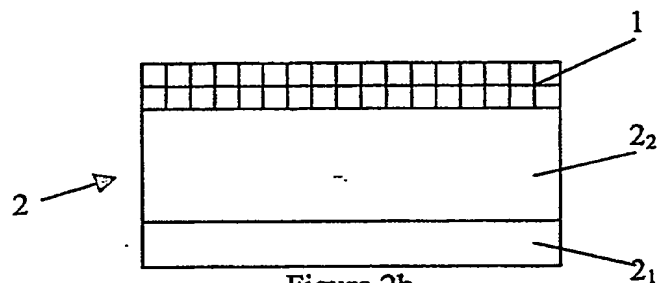


Figure 2b

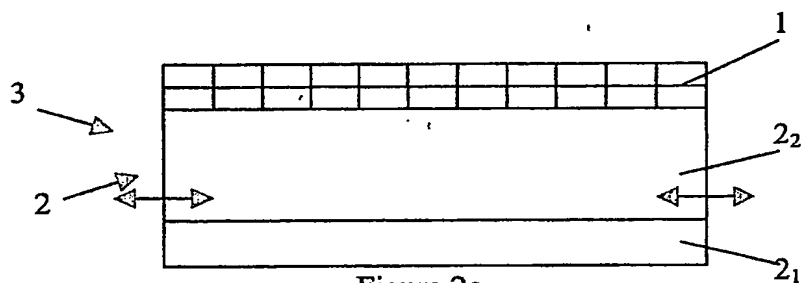


Figure 2c

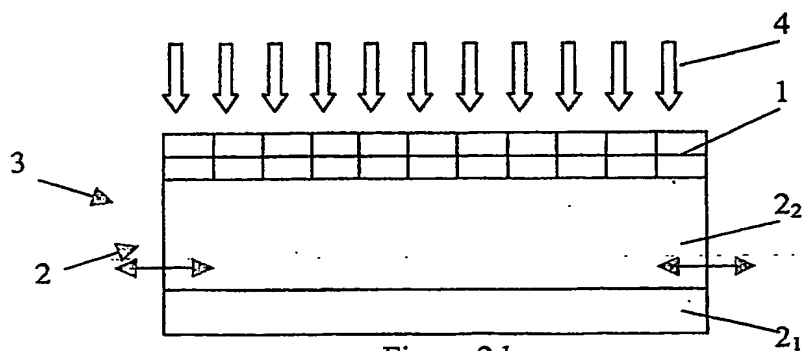


Figure 2d

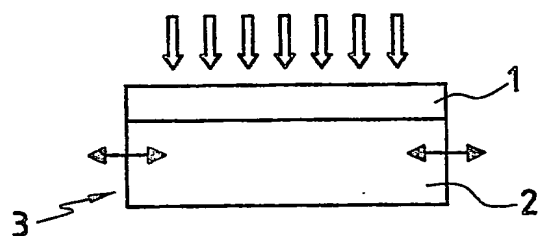


FIG. 1

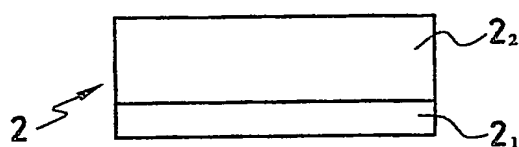


FIG. 2A

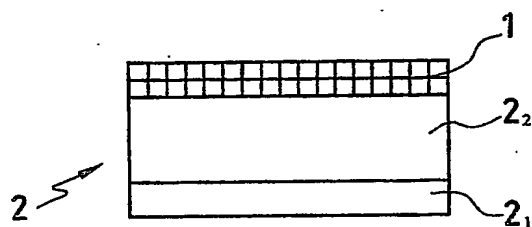


FIG. 2B

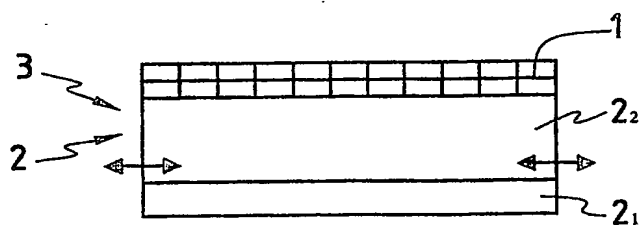


FIG. 2C

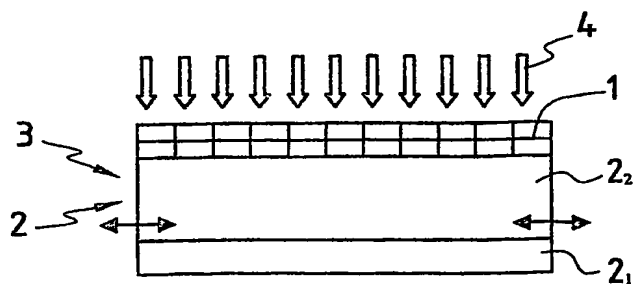


FIG. 2D

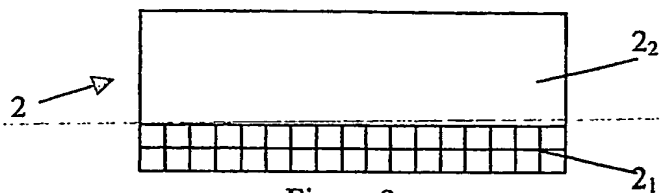


Figure 3

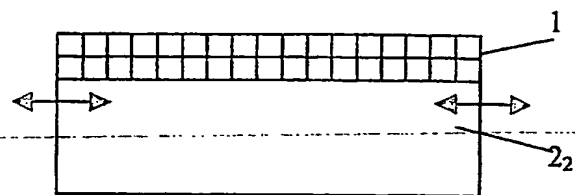


Figure 3b

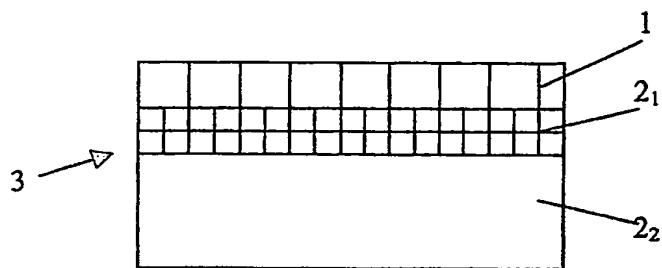


Figure 3a

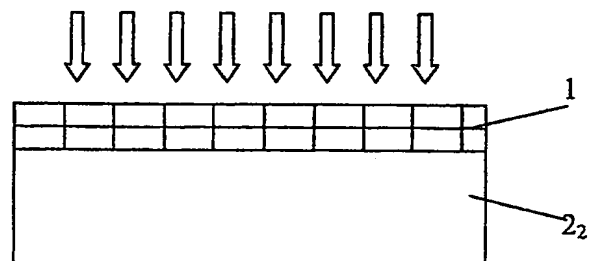


Figure 4b

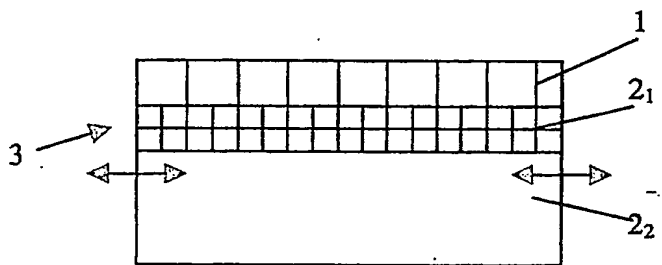


Figure 4a

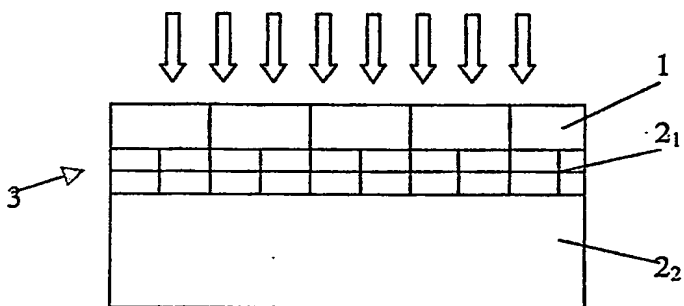


Figure 5a

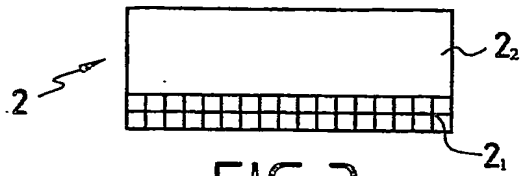


FIG. 3

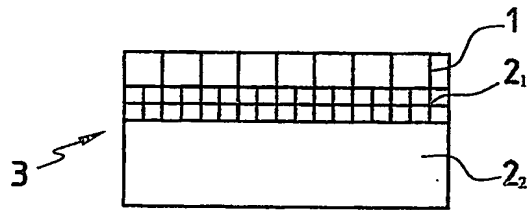


FIG. 3A

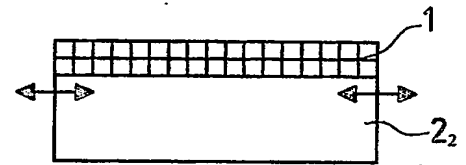


FIG. 3B

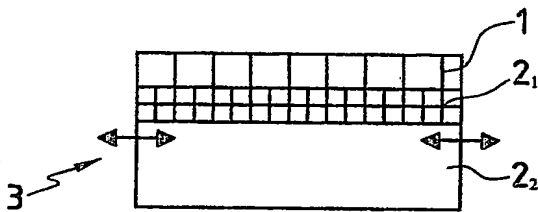


FIG. 4A

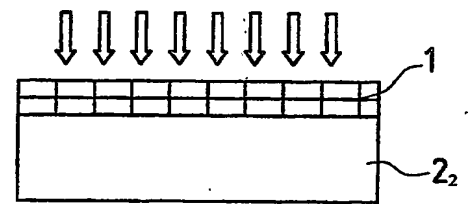


FIG. 4B

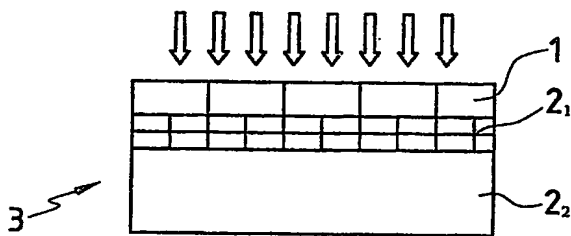


FIG. 5A

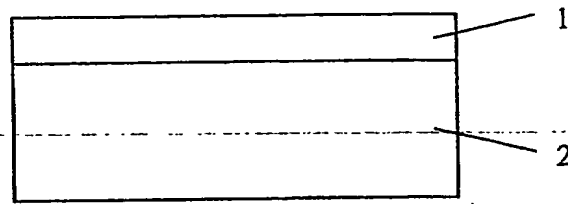


Figure 6a

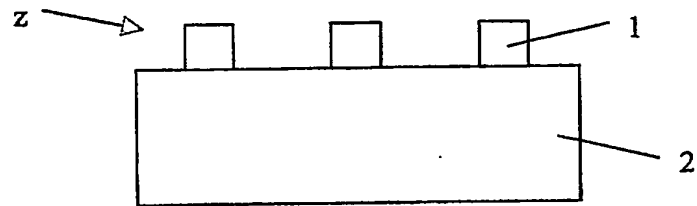


Figure 6b

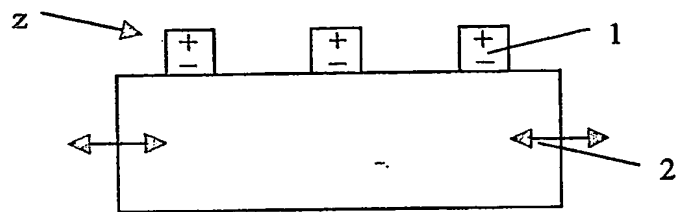


Figure 6c

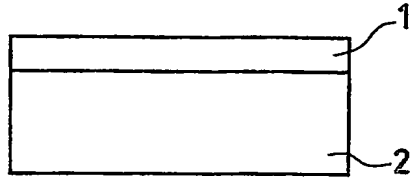


FIG. 6A

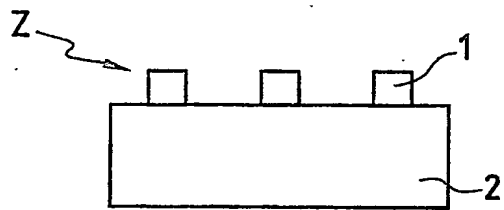


FIG. 6B

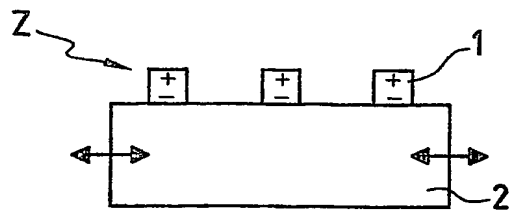


FIG. 6C

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg  
75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° 1. / 1..

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W / 260892

Vos références pour ce dossier (facultatif)		1H708400JMT0025	
N° D'ENREGISTREMENT NATIONAL		02 05 731	
TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
Procédé pour modifier les propriétés d'une couche mince et substrat faisant application du procédé			
LE(S) DEMANDEUR(S) :			
Cabinet BEAU DE LOMENIE 51, avenue Jean-Jaurès B. P. 7073  69301 LYON CEDEX 07			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		MARTY	
Prénoms		Olivier	
Adresse	Rue	3, rue Bouteille	
	Code postal et ville	69001	LYON
Société d'appartenance (facultatif)			
Nom		LYSENKO	
Prénoms		Volodymyr	
Adresse	Rue	4, allée Julien Duvivier	
	Code postal et ville	69100	VILLEURBANNE
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
J.-M. THIBAUT Conseil en P. I. n° 94-0312			

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: \_\_\_\_\_**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**